

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application  
Applicant: Syouichi Fukutoku

Serial No.

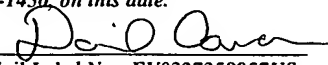
Filed: March 24, 2004

For: LIQUID CRYSTAL  
DISPLAY DEVICE

Art Unit:

) *I hereby certify that this paper is being deposited with the United*  
) *States Postal Service as EXPRESS MAIL in an envelope addressed to:*  
) *Mail Stop PATENT APPLICATION, Commissioner for Patents, P.O.*  
) *Box 1450, Alexandria, VA 22313-1450, on this date.*

) March 24, 2004  
) Date

  
Express Mail Label No.: EV0327358957US

CLAIM FOR PRIORITY

Mail Stop PATENT APPLICATION  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the  
basis of the foreign application identified below:

Japanese Patent Application No. 2003-095287, filed March 31, 2003.

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By 

Patrick G. Burns  
Registration No. 29,367

**Customer No. 24978**

March 24, 2004  
300 South Wacker Drive  
Suite 2500  
Chicago, Illinois 60606  
Phone: (312) 360-0080  
Fax: (312) 360-9315

P:\DOCS\109\70145\481998.DOC

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 3 1 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 0 9 5 2 8 7  
Application Number:

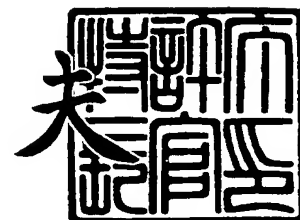
[ST. 10/C] :                      [ J P 2 0 0 3 - 0 9 5 2 8 7 ]

出      願      人                      富士通ディスプレイテクノロジーズ株式会社  
Applicant(s):

2 0 0 4 年    2 月 2 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0253329

【提出日】 平成15年 3月31日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明の名称】 液晶表示装置

【請求項の数】 5

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通  
                                ディスプレイテクノロジーズ株式会社内

    【氏名】 福德 章一

【特許出願人】

    【識別番号】 302036002

    【氏名又は名称】 富士通ディスプレイテクノロジーズ株式会社

【代理人】

    【識別番号】 100090273

    【弁理士】

    【氏名又は名称】 國分 孝悦

    【電話番号】 03-3590-8901

【手数料の表示】

    【予納台帳番号】 035493

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 0213727

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 液晶表示装置に供給される入力電源の切断時に、少なくとも 1 つの内部電源が、第 1 の電源から上記第 1 の電源とは異なる第 2 の電源に自動で切り替わることを特徴とする液晶表示装置。

【請求項 2】 上記第 1 の電源は、電圧が時間に応じて変動し、上記第 2 の電源は、上記内部電源として出力した電力に応じて電圧が減衰することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 上記入力電源により供給される電力を保持する電力保持回路を有し、

上記第 2 の電源は、上記電力保持回路に保持された電力を使用することを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】 上記内部電源は、表示部のゲート信号線の駆動制御に係るゲートオン電源であることを特徴とする請求項 1 ～ 3 の何れか 1 項に記載の液晶表示装置。

【請求項 5】 上記入力電源の切断後、上記第 2 の電源に基づく電圧を上記表示部のすべてのゲート信号線に出力することを特徴とする請求項 1 ～ 4 の何れか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に関し、詳しくは、液晶表示装置における駆動電源の切り替え制御に関する。

【0002】

【従来の技術】

近年、液晶表示装置は、携帯機器等のモバイル用途の装置への適用が普及している。それに伴って、低消費電力及び屋外での使用に適した液晶表示装置が要求され、反射型液晶表示装置が注目されている。

**【0003】**

反射型液晶表示装置は、バックライトを用いずに常に外光を光源として利用するので消費電力の低減及び屋外での利用に適している。しかし、反射型液晶表示装置は、光源として外光を利用するために、特にアクティブマトリクス型の液晶表示装置にて電源切断（電源オフ）時に液晶に残っている電荷により使用者に残像が常に見えてしまい表示品質の低下を生ずる。

**【0004】**

従来の反射型液晶表示装置において、電源オフ時の表示を速やかに消去する方法の1つが特許文献1に開示されている。特許文献1に開示された反射型液晶表示装置は、表示部のソースライン（ソース信号線）を駆動するソース駆動回路には表示装置の電源から直接駆動電源を供給し、ゲートライン（ゲート信号線）を駆動するゲート駆動回路には当該電源から所定時間電力を保持可能な十分大きな容量等を備えた電力保持回路を介して駆動電源を供給する。

**【0005】**

そして、電源オフを検出して生成した電源オフ信号をゲート駆動回路に入力することにより、電力保持回路に保持している電力を用いてゲート駆動回路に接続されたすべてのゲートラインを同時にアクティブにする（活性化してゲートラインに接続されたトランジスタをオン状態にする。）。これにより、電源オフ時に液晶に残っている電荷を速やかに放出して表示を消去し、残像が見えてしまうことを回避している。

また、従来技術の他の例として、例えば特許文献2が開示されている。

**【0006】****【特許文献1】**

特開平1-170986号公報

**【特許文献2】**

特開2001-195025号公報

**【特許文献3】**

特開2001-125069号公報

**【0007】**

**【発明が解決しようとする課題】**

しかしながら、上述した従来の反射型液晶表示装置のように、通常駆動時のゲートラインの駆動波形が矩形波であると、表示部にてゲート駆動回路に対して近い画素と遠い画素とで輝度傾斜が生ずるおそれがある。この輝度傾斜ムラを改善する方法の1つとして、図5に示すようにゲートラインをアクティブにするための駆動電源（以下、「ゲートオン電源」と称す。） $V_{gon}$ の電圧を経時的に（パルス状に）変化させてゲート駆動回路に供給し、ゲート駆動波形 $VOUT1$ 、 $VOUT2$ 、…を鈍らせる方法がある（例えば、特許文献3参照。）。

**【0008】**

このような立下りエッジを鈍らせたゲート駆動波形 $VOUT1$ 、 $VOUT2$ 、…を用いることにより、ゲートラインが伸びる方向での輝度ムラを改善することができる。なお、図5において $V_{off}$ はゲートラインをインアクティブにするための駆動電源（以下、「ゲートオフ電源」と称す。）である。また、図5に示すようなゲートオン電源 $V_{gon}$ を生成する回路を輝度傾斜回路と称す。

**【0009】**

しかしながら、輝度傾斜回路を用いた輝度傾斜ムラの改善方法では、上述したような電源オフ時に液晶に残っている電荷を速やかに放出させ表示を消去させるための電力保持回路をゲート駆動回路に対して適用することができないという問題があった。つまり、通常駆動時の表示品質は改善されるが、電源オフ時の残像による表示品質の低下は回避できなかった。これは、輝度傾斜ムラの改善方法では通常駆動時にゲートオン電源 $V_{gon}$ の電圧を時間的に変化させているので、電力保持回路を用いると大きな容量等により電圧変動が緩和され電圧変化させずらい（鈍らせた波形を生成しにくい）ためである。

**【0010】**

本発明は、このような問題に鑑みてなされたものであり、通常駆動時だけでなく、電源オフ時においても液晶表示装置の表示品質を向上させることができるようにすることを目的とする。

**【0011】****【課題を解決するための手段】**

本発明の液晶表示装置は、液晶表示装置に供給される入力電源の切断時に、少なくとも1つの内部電源が、第1の電源から第2の電源に自動で切り替わることを特徴とする。

本発明によれば、入力電源が供給されているときには、図5の電源  $V_{gon}$  に示したような第1の電源を内部電源として用い、入力電源の切断時には、自動的に切り替えて、保持されている電力による第2の電源を内部電源として用いることができるようになる。これにより、入力電源が供給されている通常駆動時は、輝度傾斜ムラが抑制された良質な表示画像を表示することができるようになるとともに、入力電源の切断時には、液晶に残っている電荷を速やかに放出して残像が残ることを回避することができるようになる。

#### 【0012】

##### 【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。

図1は、本発明の実施形態による液晶表示装置の特徴的要素を示す構成図である。なお、以下に説明する液晶表示装置は任意であるが、光源として外光を利用する場合がある液晶表示装置、例えば反射型液晶表示装置、微透過型液晶表示装置（外部の明るさ、制御等に応じて反射型にも透過型にもなり得る液晶表示装置）に用いて好適である。

#### 【0013】

図1において、輝度傾斜回路1は、ゲートラインをアクティブにするためのゲートオン電源  $V_{on}$  の電圧をゲート駆動回路4の出力に同期して変化させ、図5の電源  $V_{gon}$  に示したようなゲート駆動回路用ゲートオン電源を出力する。このゲート駆動回路用ゲートオン電源を用いることにより、ゲート駆動回路4の出力（ゲート駆動電圧） $VOUT_i$ （ $i$ は添え字であり、 $i=1\sim n$ の自然数。）の立下りエッジを故意に鈍らせ、ゲートラインが伸びる方向での輝度ムラを改善することができる。

#### 【0014】

電力保持回路2は、ゲートオン電源  $V_{on}$  により供給される電力を所定時間保持するものであり、十分大きな容量を有するコンデンサ等を用いて構成される。

## 【0015】

電源切り替え回路3は、図示しない電源装置等からの入力電源（装置電源） $V_{in}$ の電圧レベルに応じて、輝度傾斜回路1の出力電圧又は電力保持回路2の出力電圧を選択的にゲート駆動回路4に出力する。具体的には、電源切り替え回路3は、装置電源 $V_{in}$ の電圧値が所定の電圧値より高い場合には、輝度傾斜回路1の出力電圧をゲート駆動回路4に出力し、所定の電圧値以下の場合には、電力保持回路2の出力電圧をゲート駆動回路4に出力する。

## 【0016】

ゲート駆動回路4は、ゲートオン電源端子 $V_{gon}$ 、全出力オン端子 $V_{xon}$ 、ゲートオフ電源端子 $V_{off}$ 、及び各ロジック駆動用の電源端子 $V_{dd}$ を有し、電源切り替え回路3の出力電圧、装置電源 $V_{in}$ 、ゲートオフ電源 $V_{off}$ 、ロジック電源 $V_{cc}$ がそれぞれ供給される。

## 【0017】

ゲート駆動回路4は、全出力オン端子 $V_{xon}$ に対して供給される装置電源 $V_{in}$ がハイレベルのときには、入力されるゲートスタートパルス、ゲートシフトクロック信号等の図示しない制御信号に基づいて、出力 $VOUT1 \sim VOUTn$ より1ゲートライン周期毎にパルス信号を順次出力する。すなわち、ゲート駆動回路4は、後述する表示部が有する複数のゲートラインを画面領域上部から順次（シフトし）駆動する。これにより、選択したゲートラインに接続されたトランジスタ（TFT：薄膜トランジスタ）をオン状態にして、選択したゲートラインに係る各画素に表示データ（階調電圧）を書き込む。なお、パルス信号は、輝度傾斜回路1の出力とゲートオフ電源 $V_{off}$ とを合成することにより生成される。

## 【0018】

一方、全出力オン端子 $V_{xon}$ に対して供給される装置電源 $V_{in}$ がロウレベルになると、ゲート駆動回路4は、他の入力信号にかかわらず非同期で、ゲートオン電源端子 $V_{gon}$ に供給される電圧をゲート駆動回路4のすべての出力 $VOUT1$ 、 $VOUT2$ 、…、 $VOUTn$ に出力する。

## 【0019】



図 2 (A)、(B) は、本実施形態による液晶表示装置の特徴的要素の回路構成例を示す図である。

図 2 (A) は、図 1 に示した輝度傾斜回路 1、電力保持回路 2、電源切り替え回路 3 の具体的な回路構成を示す図である。

#### 【0020】

図 2 (A) に示すように、電力保持回路 2 は、一方の電極がゲートオン電源  $V_{on}$  に接続され、他方の電極がグランド（接地）に接続された 2 つのコンデンサ  $C1$ 、 $C2$  により構成される。なお、図 2 (A) において、電力保持回路 2 は 2 つのコンデンサにより構成した場合を一例として示したが、十分な容量を備えていれば良く、コンデンサの数は任意である。

#### 【0021】

電源切り替え回路 3 は、4 つの抵抗  $R1 \sim R4$ 、2 つの N チャネル型トランジスタ（FET：電界効果トランジスタ） $NT1$ 、 $NT2$ 、1 つの P チャネル型トランジスタ（FET） $PT1$  により構成される。直列に接続された抵抗  $R1$ 、 $R2$  は、コンデンサ  $C1$ 、 $C2$  の上記一方の電極とグランドとの間に直列に接続される。ここで、抵抗  $R1$ 、 $R2$  は、装置電源  $V_{in}$  のオフ時（切断時）にトランジスタ  $NT1$  をオン状態にすることができるよう抵抗値は適宜決定される。

#### 【0022】

トランジスタ  $NT2$  は、ドレインが抵抗  $R1$  と  $R2$  の相互接続点（ノード  $NA$ ）に接続され、ソースがグランドに接続され、ゲートに装置電源  $V_{in}$  が供給される。

#### 【0023】

また、直列に接続された抵抗  $R3$ 、 $R4$  は、コンデンサ  $C1$ 、 $C2$  の上記一方の電極とトランジスタ  $NT1$  のドレインとの間に直列に接続される。トランジスタ  $NT1$  は、ゲートがノード  $NA$  に接続され、ソースがグランドに接続される。

トランジスタ  $PT1$  はソースがコンデンサ  $C1$ 、 $C2$  の上記一方の電極に接続され、ドレインがゲート駆動回路 4 のゲートオン電源端子  $V_{gon}$  に接続され、ゲートが抵抗  $R3$  と  $R4$  の相互接続点（ノード  $NB$ ）に接続される。

#### 【0024】

輝度傾斜回路 1 は、3つの抵抗  $R_5$ 、 $R_6$ 、 $R_7$ 、2つのNチャネル型トランジスタ (FET)  $NT_3$ 、 $NT_4$ 、1つのPチャネル型トランジスタ (FET)  $PT_2$  により構成される。また、輝度傾斜回路 1 は、ゲート駆動回路 4 の出力  $V_{OUTi}$  と同期させた電圧変動が要求されるので、ゲート駆動回路 4 の出力  $V_{OUTi}$  をシフトさせるためのゲートクロック信号  $GCLK$  及びそれを反転させた輝度傾斜回路制御信号  $XGCLK$  が供給される。なお、ゲートクロック信号  $GCLK$  及び輝度傾斜回路制御信号  $XGCLK$  は後述するタイミング生成回路で生成される

#### 【0025】

直列に接続された抵抗  $R_5$ 、 $R_6$  は、トランジスタ  $PT_1$  のソースとトランジスタ  $NT_3$  のドレインとの間に接続される。トランジスタ  $NT_3$  は、ソースがグランドに接続され、ゲートにゲートクロック信号  $GCLK$  が供給される。

トランジスタ  $PT_2$  は、ソースがトランジスタ  $PT_1$  のソースに接続され、ドレインがゲートオン電源端子  $V_{gon}$  に接続され、ゲートが抵抗  $R_5$  と  $R_6$  の相互接続点 (ノード  $NC$ ) に接続される。トランジスタ  $NT_4$  は、ドレインがゲートオン電源端子  $V_{gon}$  に一端が接続された抵抗  $R_7$  の他端に接続され、ソースがグランドに接続され、ゲートに輝度傾斜回路制御信号  $XGCLK$  が供給される。

。

#### 【0026】

以上のように構成することで、装置電源  $V_{in}$  の電圧値が所定の電圧値より高い (ハイレベル) の場合には、ノード  $NA$  の電位がロウレベル (0V) になることでノード  $NB$  がハイレベルになりトランジスタ  $PT_1$  がオフ状態になる。したがって、輝度傾斜回路 1 の出力電圧がゲートオン電源端子  $V_{gon}$  に供給される。

。

#### 【0027】

一方、装置電源  $V_{in}$  の電圧値が所定の電圧値以下 (ロウレベル) の場合には、ノード  $NA$  の電位がハイレベルになることでノード  $NB$  がロウレベルになりトランジスタ  $PT_1$  がオン状態になる。また、ゲートクロック信号  $GCLK$ 、輝度傾斜回路制御信号  $XGCLK$  は、装置電源  $V_{in}$  の電圧値の低下により遮断され

る（停止する）。したがって、電力保持回路 2 の出力電圧がゲートオン電源端子  $V_{gon}$  に供給される。

#### 【0028】

また、図 2（B）は、ゲート駆動回路 4 にロジック電源  $V_{cc}$  を供給するための電源回路 7-1 の具体的な回路構成を示す図であり、当該電源回路 7-1 は後述する内部電源生成回路内に設けられる。電源回路 7-1 は、2 つのコンデンサ  $C3$ 、 $C4$  とダイオード 31 とにより構成される。

#### 【0029】

ダイオード 31 のアノードが装置電源  $V_{in}$  に対して接続され、カソードが電源端子  $V_{dd}$  に接続される。コンデンサ  $C3$ 、 $C4$  は、ダイオード 31 のカソードと電源端子  $V_{dd}$  との相互接続点と、グランドとの間に並列に接続される。なお、電源回路 7-1 は 2 つのコンデンサにより構成した場合を一例として示したが、コンデンサの数は任意である。また、コンデンサ  $C3$ 、 $C4$  として通常、電源ラインに大量に配置されるノイズ除去用のコンデンサを利用し、その残留した電荷により電力を供給するようにしても良く、十分駆動が可能である。

#### 【0030】

図 3 は、本実施形態による液晶表示装置の構成例を示すブロック図である。なお、この図 3 において、図 1 に示したブロック等と同一の機能を有するブロック等には同一の符号を付し、重複する説明は省略する。

#### 【0031】

図 3 において、ソース駆動回路 5 は、表示部 6 が有する複数のソースラインに階調レベルに応じた電圧を供給する。具体的には、ソース駆動回路 5 は、タイミング生成回路 8 から供給される階調信号（表示データ信号）等の制御信号  $SCTL$  に基づいて、階調電圧生成回路にて生成された各階調レベルの電圧  $LV$  の中から階調信号に応じた電圧を選択し、ゲート駆動回路 4 の出力  $VOUT_i$  と同期してすべての出力を出力する。これにより、表示部 6 にて選択されたゲートラインに接続された薄膜トランジスタを介して、当該ゲートラインに係る各画素に対して階調電圧をそれぞれ供給する（書き込む）ことができる。

#### 【0032】

表示部 6 は、複数のゲートラインと複数のソースラインとがマトリクス状に配列され、上記ゲートラインとソースラインとの交差部に画像を表示するための画素が配設されている。各画素は、ゲート及びソースがゲートライン及びソースラインに接続された薄膜トランジスタを含み構成される。

#### 【0033】

内部電源生成回路 7 は、図 2 (B) に示した電源回路 7-1 を含み構成され、装置電源  $V_{in}$  から各回路にて使用する電圧（例えば、24 V、-5.5 V 等）の電源を生成する。内部電源生成回路 7 にて生成される電源には、ゲートオン電源  $V_{on}$ 、ゲートオフ電源  $V_{off}$ 、ロジック電源  $V_{cc}$ 、階調レベルに応じた電圧を生成するための基準電源  $V_{ref}$  等がある。

#### 【0034】

タイミング生成回路 8 は、外部より入力される映像入力信号  $SIG$  に基づいて、ゲート駆動回路 4 の制御信号  $GCTL$ （例えば、ゲートスタートパルス、ゲートシフトクロック信号、輝度傾斜回路制御信号等）及びソース駆動回路 5 の制御信号  $SCTL$ （クロック信号等）を生成する。また、タイミング生成回路 8 は、生成した制御信号  $GCTL$  をゲート駆動回路 4 に出力するとともに、生成した制御信号  $SCTL$  及び各 RGB 色の階調信号を同期させてソース駆動回路 5 に出力する。

#### 【0035】

階調電圧生成回路 9 は、表示部 6 に配置された薄膜トランジスタを介して液晶に供給する各階調レベルの電圧を、供給される基準電源  $V_{ref}$  を用いて生成する。

#### 【0036】

次に、本実施形態による液晶表示装置の動作について図 4 に基づいて詳細に説明する。図 4 は、本実施形態による液晶表示装置の動作波形の例を示すタイミングチャートである。なお、以下では図 2 を必要に応じて参照しゲートラインの駆動についてのみ説明するが、ソースラインの駆動は従来の液晶表示装置と同様である。

#### 【0037】

まず、液晶表示装置に装置電源  $V_{in}$  が正常に供給されている通常駆動時（装置電源  $V_{in}$  が 3.3 V のとき）には、ゲートに装置電源  $V_{in}$  が供給されるトランジスタ NT2 はオン状態（導通状態）である。したがって、ノード NA の電位は 0 V になり、トランジスタ NT1 はオフ状態（非導通状態）になる。それに伴い、ノード NB の電位はゲートオン電源  $V_{on}$  と同電位になり、ゲートがノード NB に接続されたトランジスタ PT1 は、ソース及びゲートに供給される電位が同じ電位となりオフ状態になる。

#### 【0038】

また、輝度傾斜回路 3 は、上述したようにゲートクロック信号 GCLK 及び輝度傾斜回路制御信号 XGCLK が入力されており、ゲートクロック信号 GCLK が 3.3 V のときには、トランジスタ NT3 はオン状態になる。これにより、ノード NC の電位は 20 V 程度になり、トランジスタ PT1 がオン状態になることで、ゲートオン電源  $V_{on}$  がゲート駆動回路 4 のゲートオン電源端子  $V_{gon}$  に出力される。このとき、輝度傾斜回路制御信号 XGCLK は 0 V であるので、トランジスタ NT4 はオフ状態であり、トランジスタ PT2 の出力には影響を及ぼさない。

#### 【0039】

次に、ゲートクロック信号 GCLK が 0 V のときには、トランジスタ NT3 はオフ状態になる。これにより、ノード NC の電位はゲートオン電源  $V_{on}$  と同電位になり、トランジスタ PT2 のゲートは、ソースと同じ電位となりオフ状態になる。このとき、輝度傾斜回路制御信号 XGCLK は 3.3 V であるので、トランジスタ NT4 はオン状態になり、ゲートオン電源端子  $V_{gon}$  の電位は 0 V 側に引っ張られて低下する。

#### 【0040】

このようにして通常駆動時には、輝度傾斜回路 1 の出力電圧、ゲートオフ電源  $V_{off}$  等の各電源電圧、及び制御信号 GCTL がゲート駆動回路 4 に入力され、図 4 に示すようなゲート駆動回路 4 の出力  $VO_{UT1}$ 、 $VO_{UT2}$ 、…、 $VO_{UTn}$  が 1 ゲートライン周期毎に順次出力される。ゲートオン電源端子  $V_{gon}$  に供給される電圧は、ゲートクロック信号 CLK の立下りに同期して変動させて

いるので、ゲート駆動回路4の出力 $V_{OUTi}$ も故意に立下りを鈍らせた駆動波形になる。したがって、表示部6におけるゲートラインが伸びる方向での輝度ムラを改善でき、良質な表示画像を得ることができる。

#### 【0041】

液晶表示装置に供給される装置電源 $V_{in}$ が切断された電源オフ時（装置電源 $V_{in}$ が0Vになる時刻 $t_1$ ）には、トランジスタNT2はオフ状態になる。したがって、ノードNAの電位が $V_1$ （ $V_1$ はトランジスタNT1をオン状態にできる電位）になり、トランジスタNT1はオン状態になる。それに伴い、ノードNBの電位が低くなるので、トランジスタPT1はソースとゲートの電位差が生じオン状態になる。これにより、電源オフ後の時刻 $t_2$ にて電力保持回路2に保持されていた電圧がゲートオン電源端子 $V_{gon}$ に出力される。

#### 【0042】

このとき、輝度傾斜回路1は、装置電源 $V_{in}$ が切断されたためにゲートクロック信号GCLK及び輝度傾斜回路制御信号XGCLKの供給が停止され0Vになる。したがって、トランジスタNT3、NT4は双方ともオフ状態になり、トランジスタPT1はソース及びゲートに供給される電位が同じ電位となりオフ状態になる。

#### 【0043】

このようにして電源オフ時には、装置電源 $V_{in}$ が切断された直後に、ゲートオン電源端子 $V_{gon}$ に供給される電源を、輝度傾斜回路1の出力から電圧保持回路2の出力に速やかに切り替えることができる。また、電源オフ時のゲート駆動回路4は、全出力オン端子 $V_{xon}$ に対して供給される装置電源 $V_{in}$ が0Vになるので、ゲートオン電源端子 $V_{gon}$ に供給される電力保持回路1の出力を図4に示すように非同期ですべての出力 $V_{OUTi}$ に出力する。

#### 【0044】

したがって、表示部6におけるすべての薄膜トランジスタがオン状態になり、液晶に残っている電荷を速やかに放出して表示を消去することができ、電源オフ時に残像が見えてしまうことを回避することができる。

#### 【0045】

なお、上記実施形態においては、ゲート駆動回路 4 の全出力オン端子  $V_{xon}$  には装置電源  $V_{in}$  が直接入力されているが、装置電源  $V_{in}$  がある電圧レベルに低下すると全出力オン端子  $V_{xon}$  における電圧をロウレベルに強制的にする回路を設けるようにしても良い。このように構成した場合には、例えば、装置電源  $V_{in}$  を性能的に短時間で落せない電源装置を用いた場合でも、全出力オン端子  $V_{xon}$  の電位を強制的に低下させることができ、電力保持回路 2 に保持した電力を放出しきる前に、液晶に残っている電荷を確実に放出して表示を消去することができる。

#### 【0046】

また、上記実施形態は、何れも本発明を実施するにあたっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

本発明の諸態様を付記として以下に示す。

#### 【0047】

(付記 1) 液晶表示装置に供給される入力電源の切断時に、少なくとも 1 つの内部電源が、第 1 の電源から上記第 1 の電源とは異なる第 2 の電源に自動で切り替わることを特徴とする液晶表示装置。

(付記 2) 上記第 1 の電源は、電圧が時間に応じて変動し、上記第 2 の電源は、上記内部電源として出力した電力に応じて電圧が減衰することを特徴とする付記 1 に記載の液晶表示装置。

(付記 3) 上記第 1 の電源は、一定時間毎に電圧が低下した後、元の電圧に戻り、上記第 2 の電源は、電圧がほぼ一定であることを特徴とする付記 1 に記載の液晶表示装置。

(付記 4) 上記入力電源により供給される電力を保持する電力保持回路を有し、上記第 2 の電源は、上記電力保持回路に保持された電力を使用することを特徴とする付記 1 に記載の液晶表示装置。

(付記 5) 上記第 2 の電源は、上記電力保持回路の残留電荷を利用することを特徴とする付記 4 に記載の液晶表示装置。

(付記 6) 上記内部電源は、表示部のゲート信号線の駆動制御に係るゲートオン電源であることを特徴とする付記 1 に記載の液晶表示装置。

(付記 7) 上記入力電源の切断後、上記第 2 の電源に基づく電圧を上記表示部のすべてのゲート信号線に出力することを特徴とする付記 1 に記載の液晶表示装置。

(付記 8) 液晶表示装置に供給される入力電源から第 1 の電源を生成する第 1 の電源回路と、

上記第 1 の電源とは異なる第 2 の電源を上記入力電源から生成する第 2 の電源回路と、

上記第 1 の電源回路にて生成された第 1 の電源又は上記第 2 の電源回路にて生成された第 2 の電源を内部電源として選択的に出力する電源切り替え回路とを有することを特徴とする液晶表示装置。

(付記 9) 上記電源切り替え回路は、上記入力電源の切断時に上記内部電源として出力する電源を上記第 1 の電源から上記第 2 の電源に自動で切り替えることを特徴とする付記 8 に記載の液晶表示装置。

(付記 10) 上記電源切り替え回路は、上記入力電源の電圧に応じて、上記内部電源として出力する電源を切り替えることを特徴とする付記 8 に記載の液晶表示装置。

(付記 11) 上記内部電源は、表示部のゲート信号線を駆動する電源であることを特徴とする付記 8 に記載の液晶表示装置。

(付記 12) 上記第 1 の電源回路は、上記表示部のゲート信号線が伸びる方向の輝度ムラを抑制する電圧波形を生成し、

上記第 2 の電源回路は、電圧が一定の電圧波形を生成することを特徴とする付記 11 に記載の液晶表示装置。

(付記 13) 上記第 1 の電源回路は、入力される発振信号に基づいて電圧を変化させた上記第 1 の電源を生成し、

上記第 2 の電源回路は、上記入力電源による電力を保持して上記第 2 の電源を生成することを特徴とする付記 8 に記載の液晶表示装置。

(付記 14) 上記内部電源が供給され、表示部のゲート信号線を駆動するゲート



駆動回路をさらに有し、

上記ゲート駆動回路は、上記第1の電源を用いて生成した信号を順次上記ゲート信号線毎に出力するとともに、上記入力電源の切断時には、上記第2の電源の電圧を上記すべてのゲート信号線に出力することを特徴とする付記8に記載の液晶表示装置。

(付記15) 上記液晶表示装置は、反射型液晶表示装置であることを特徴とする付記1に記載の液晶表示装置。

(付記16) 上記液晶表示装置は、微透過型液晶表示装置であることを特徴とする付記1に記載の液晶表示装置。

(付記17) 液晶表示装置に供給される入力電源から表示部のゲート信号線が伸びる方向の輝度ムラを抑制する電圧波形を生成する輝度傾斜回路と、

上記入力電源による電力を保持する電力保持回路と、

上記入力電源の電圧に応じて、上記輝度傾斜回路からの出力又は上記電力保持回路からの出力を選択的に出力する電源切り替え回路と、

上記電源切り替え回路の出力が供給され、上記表示部のゲート信号線を駆動するゲート駆動回路とを有することを特徴とする液晶表示装置。

(付記18) 上記電源切り替え回路は、上記入力電源の電圧値が閾値より高いときには上記輝度傾斜回路からの出力を出力し、上記入力電源の電圧値が閾値以下のときには上記電力保持回路からの出力を出力することを特徴とする付記17に記載の液晶表示装置。

#### 【0048】

#### 【発明の効果】

以上、説明したように本発明によれば、表示部のゲートラインを駆動するためのゲートオン電源が、時間的に電圧を変動させ表示部での輝度傾斜ムラを抑制する第1の電源から、所定時間は一定の電圧を維持し液晶に残っている電荷を放出させる第2の電源に、液晶表示装置に供給される入力電源の切断時に自動で切り替わる。これにより、通常駆動時には輝度傾斜ムラを抑制した良質な表示画像を得ることができるとともに、電源オフ時には液晶の残留電荷による表示を消去し残像が見えることを回避することができるので、通常駆動時及び電源オフ時の双

方にて液晶表示装置の表示品質を向上させることができる。

**【図面の簡単な説明】**

**【図 1】**

本実施形態による液晶表示装置の特徴的要素を示す構成図である。

**【図 2】**

本実施形態による液晶表示装置の特徴的要素の回路構成例を示す図である。

**【図 3】**

本実施形態による液晶表示装置の構成例を示すブロック図である。

**【図 4】**

本実施形態による液晶表示装置の動作波形の例を示すタイミングチャートである。

**【図 5】**

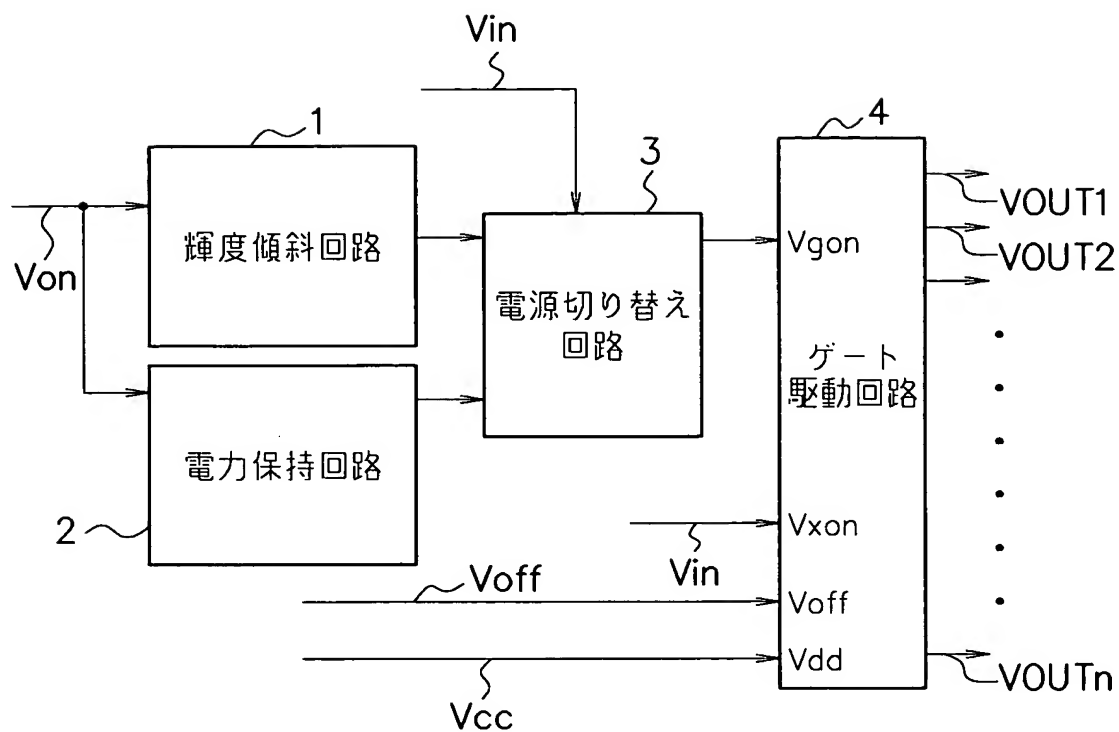
従来のゲート駆動波形の例を示す図である。

**【符号の説明】**

- 1 輝度傾斜回路
- 2 電力保持回路
- 3 電源切り替え回路
- 4 ゲート駆動回路
- 5 ソース駆動回路
- 6 表示部
- 7 内部電源生成回路
- 8 タイミング生成回路
- 9 階調電圧生成回路

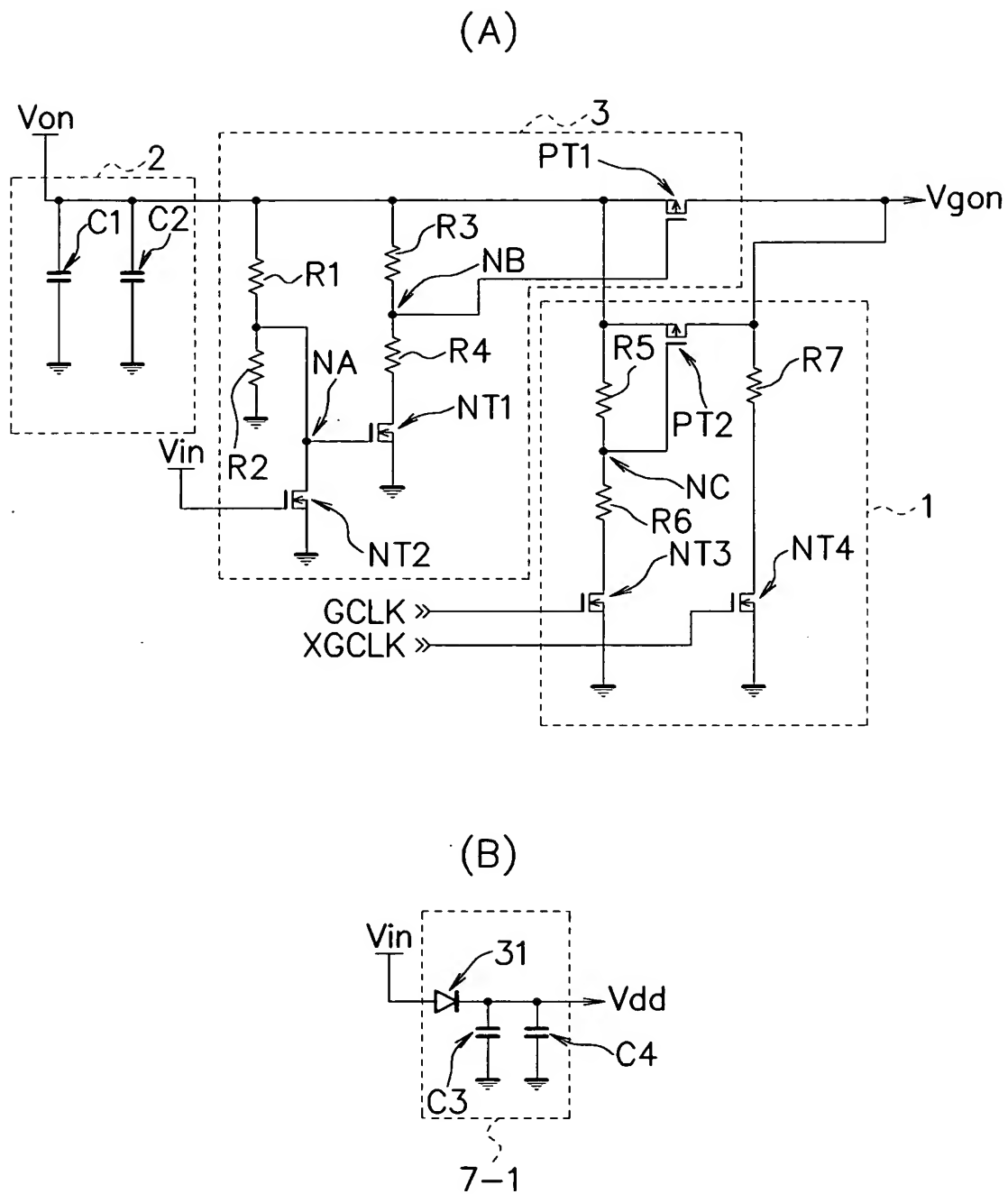
【書類名】 図面

【図 1】



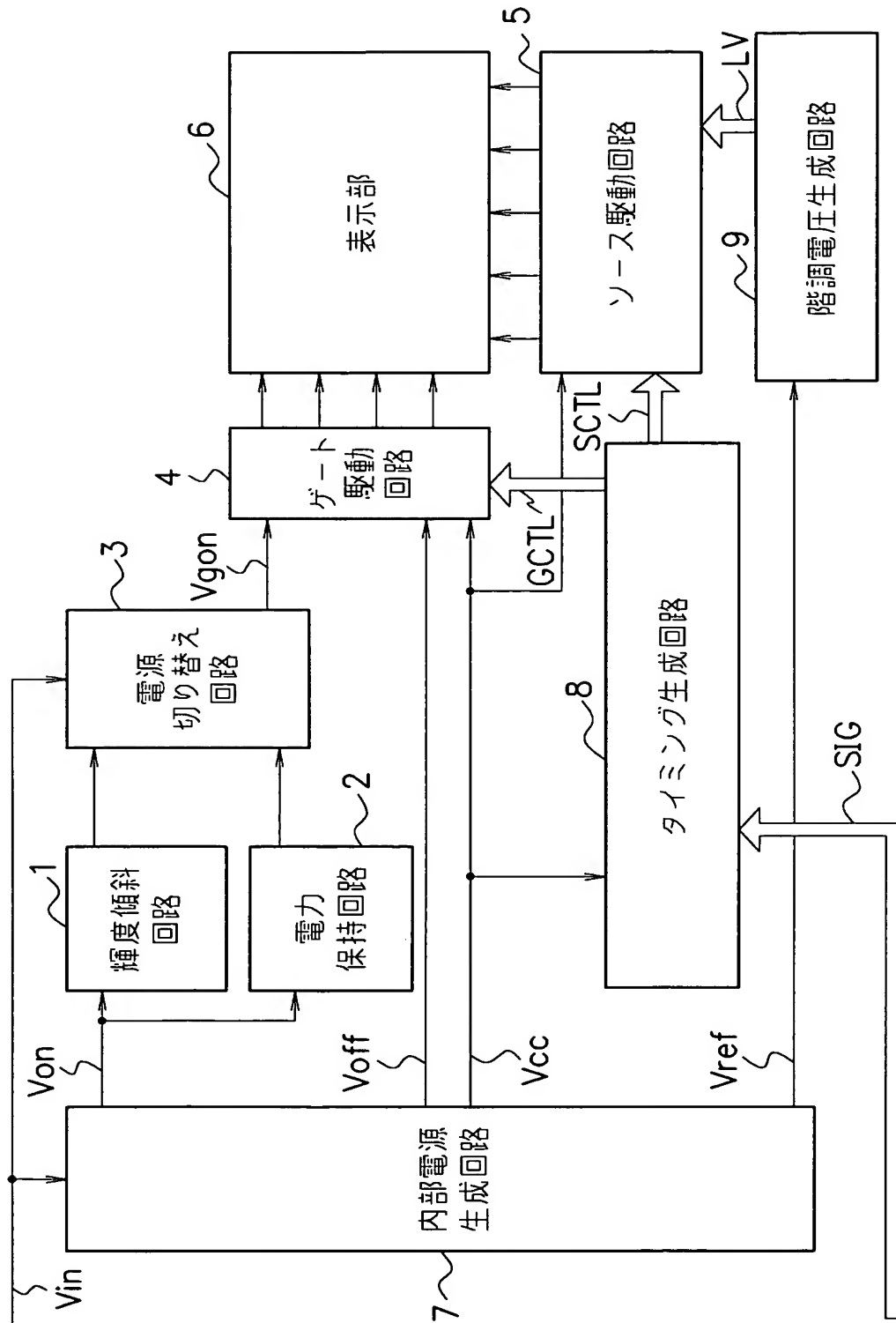
本実施形態による液晶表示装置の特征的要素を示す図

【図 2】



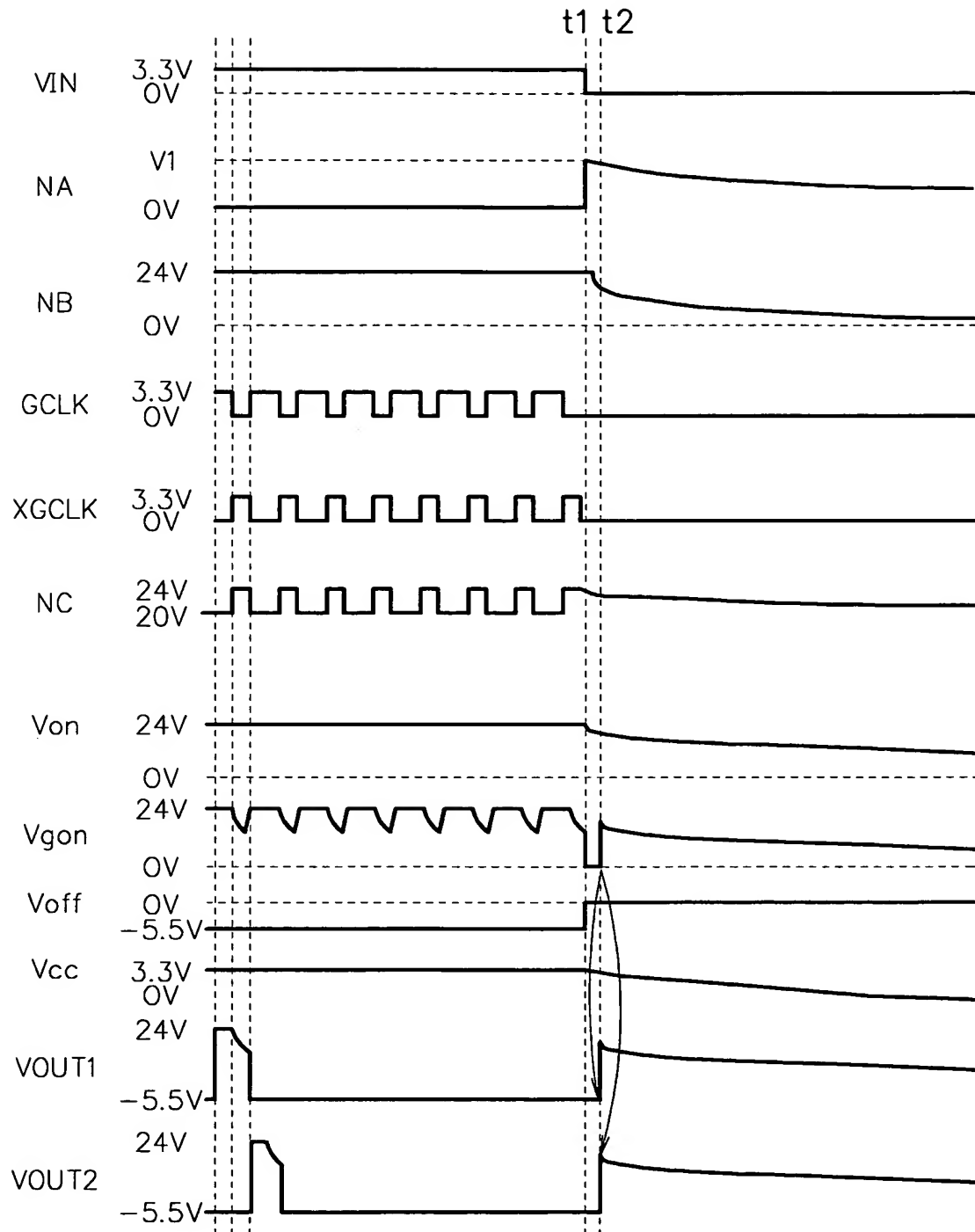
本実施形態による液晶表示装置の特徴的要素の回路構成

【図 3】



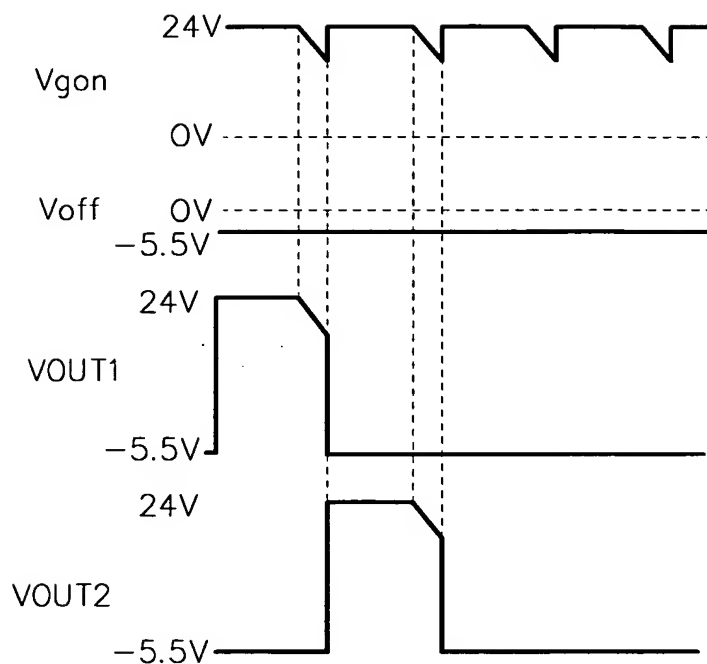
本実施形態による液晶表示装置の構成例

【図 4】



本実施形態による液晶表示装置の動作波形

【図 5】



従来のゲート駆動波形の例

【書類名】 要約書

【要約】

【課題】 通常駆動時だけでなく、電源オフ時においても液晶表示装置の表示品質を向上させることができるようにする。

【解決手段】 液晶表示装置に供給される入力電源の切断時に、表示部のゲートラインを駆動するためのゲートオン電源を、表示部での輝度傾斜ムラを抑制する第1の電源から、液晶に残っている電荷を放出させる第2の電源に自動的に切り替えるようにして、通常駆動時には輝度傾斜ムラを抑制した良質な表示画像を得ることができるようにするとともに、電源オフ時には液晶の残留電荷による表示を消去し残像が見えることを回避することができるようにする。

【選択図】 図1





特願 2 0 0 3 - 0 9 5 2 8 7

出 願 人 履 歴 情 報

識別番号

[ 3 0 2 0 3 6 0 0 2 ]

1. 変更年月日

2 0 0 2 年 6 月 1 3 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通ディスプレイテクノロジーズ株式会社